

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-156097
(P2001-156097A)

(43) 公開日 平成13年6月8日 (2001.6.8)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)	
H 0 1 L 21/60		H 0 1 L 21/60	3 1 1 S	5 E 3 1 9
	3 1 1	H 0 5 K 3/34	5 0 7 C	5 F 0 4 4
H 0 5 K 3/34	5 0 7	H 0 1 L 21/92	6 0 2 F	
			6 0 2 L	
			6 0 4 B	
審査請求 未請求 請求項の数13 O L (全 10 頁) 最終頁に続く				

(21) 出願番号 特願平11-340512

(22) 出願日 平成11年11月30日 (1999. 11. 30)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 天明 浩之

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 山口 欣秀

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(74) 代理人 100068504

弁理士 小川 勝男 (外1名)

最終頁に続く

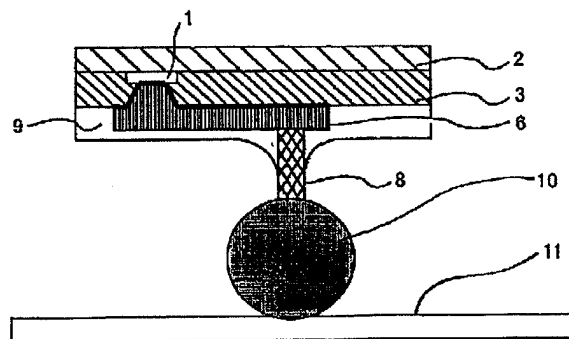
(54) 【発明の名称】 電子回路およびLSIチップ実装構造体並びに半導体装置の製造方法

(57) 【要約】

【課題】 システムLSI等のような大型化されたLSIチップを熱膨張係数が大きく異なるプリント配線板に直接接続実装して小型化および薄型化を図った場合において、LSIチップやはんだボール等の接合部材の部品を破壊することなく接続信頼性を十分確保することができるようにしたLSIチップ実装構造体を提供することにある。

【解決手段】 本発明は、回路部分に配設された複数の導電体パターン6と該複数の導電体パターンの各々における接続する部位に植設された部品相互間の応力を緩和するための複数の柱状接続端子8と該柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを被覆する保護膜9とを有するLSIチップ部品と、該LSIチップ部品における柱状接続端子の先端とプリント配線板11の接続する部位との間において接合部材10を用いて接続実装して構成したことを特徴とする。

図 1



【特許請求の範囲】

【請求項1】表面部分に配設された複数の導電体パターンと該複数の導電体パターンの各々における接続する部位に植設された電子部品相互間の応力を緩和するための複数の柱状接続端子と該柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを被覆する保護膜とを有する第1の電子部品と、該第1の電子部品と熱膨張率が異なる第2の電子部品とを前記柱状接続端子の先端と第2の電子部品の接続する部位との間において接合部材を用いて接続実装して構成したことを特徴とする電子回路。

【請求項2】表面部分に配設された複数の導電体パターンと該複数の導電体パターンの各々における接続する部位に植設された電子部品相互間の応力を緩和するための複数の柱状接続端子と該柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを被覆する保護膜とを有する第1の電子部品と、該第1の電子部品と熱膨張率が異なる第2の電子部品とを前記柱状接続端子の先端と第2の電子部品の接続する部位との間においてはんだ部材を用いて接続実装して構成したことを特徴とする電子回路。

【請求項3】前記第1の電子部品の柱状接続端子の先端部分に拡散防止用のバリア金属部分を有することを特徴とする請求項1または2記載の電子回路。

【請求項4】前記第1の電子部品の柱状接続端子の根本部分に拡散防止用のバリア金属部分を有することを特徴とする請求項1または2記載の電子回路。

【請求項5】前記第1の電子部品の柱状接続端子の先端部分にはんだに対して濡れ性のよい接合金属部分を有することを特徴とする請求項2記載の電子回路。

【請求項6】回路部分に配設された複数の導電体パターンと該複数の導電体パターンの各々における接続する部位に植設された部品相互間の応力を緩和するための複数の柱状接続端子と該柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを被覆する保護膜とを有するLSIチップ部品と、該LSIチップ部品における柱状接続端子の先端とプリント配線板の接続する部位との間において接合部材を用いて接続実装して構成したことを特徴とするLSIチップ実装構造体。

【請求項7】前記LSIチップ部品の柱状接続端子の先端部分に接合部材拡散防止用のバリア金属部分を有することを特徴とする請求項6記載のLSIチップ実装構造体。

【請求項8】前記LSIチップ部品の柱状接続端子の根本部分に導電体拡散防止用のバリア金属部分を有することを特徴とする請求項6記載のLSIチップ実装構造体。

【請求項9】前記LSIチップ部品の柱状接続端子の先端部分に接合部材に対して濡れ性のよい接合金属部分を

有することを特徴とする請求項6記載のLSIチップ実装構造体。

【請求項10】前記LSIチップ部品の柱状接続端子の主たる部分が銅めっきで形成したことを特徴とする請求項6記載のLSIチップ実装構造体。

【請求項11】前記LSIチップ部品の柱状接続端子は、断面積が $2 \times 10^{-9} \text{m}^2 \sim 1.2 \times 10^{-8} \text{m}^2$ 程度で、長さが $25 \mu\text{m}$ 以上であることを特徴とする請求項10記載のLSIチップ実装構造体。

【請求項12】前記接合部材がPbフリーのはんだ部材であることを特徴とする請求項6記載のLSIチップ実装構造体。

【請求項13】半導体装置の回路部分上に電気めっき用給電膜を成膜する給電膜成膜工程と、該給電膜成膜工程で成膜された電気めっき用給電膜上に複数の導電体パターンを形成するための第1のレジストパターンを形成する第1のレジストパターン形成工程と、該第1のレジストパターン形成工程で形成された第1のレジストパターンに対して電気めっき用給電膜を用いて電気めっきを施して複数の導電体パターンを配設する導電体配設工程と、

該導電体配設工程で配設された複数の導電体パターンの各々における接続する部位に部品相互間の応力を緩和するための複数の柱状接続端子を形成するための第2のレジストパターンを形成する第2のレジストパターン形成工程と、

該第2のレジストパターン形成工程で形成された第2のレジストパターンに対して前記電気めっき用給電膜を用いて電気めっきを施して複数の柱状接続端子を形成する柱状接続端子形成工程と、

その後、前記第2および第1のレジストパターンを除去するレジスト除去工程と、

その後、前記電気めっき用給電膜の不要部分を除去する給電除去工程と、

その後、柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを絶縁保護膜で被覆する保護膜形成工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、熱膨張率が異なる電子部品を相互に接続実装して機能させる電子回路に関し、特に大きなLSIベアチップをプリント配線板に直接はんだボールを用いて接続実装されるFC(flip chip)実装に含まれるLSIチップ実装構造体および半導体装置の製造方法に関する。

【0002】

【従来の技術】熱膨張率が異なる電子部品を相互に接続する必要がある電子回路部品は多くあるが、この要求に対して、最も需要が多い分野は、プリント基板に代表さ

れる実装基板とシリコンから作られるLSIチップの接続である。従来はLSIチップを配線基板上に接続する方法としては、LSIチップの接続端子数がそれほど多くないこと及び接続ピッチもそれほど狭くないために、ワイヤーボンディング(WB)又はテープオートメーテッドボンディング(TAB)で接続する方法が主流であった。これらの方法は、LSIの接続電極と配線基板との接続電極の間を柔軟性のある配線で接続していたために、接続時及び接続後の熱工程におけるLSIと配線基板との熱膨張係数差による断線等の不良発生は殆どなかった。これは、WB法であればAu、Al、Cu等の金属の極細線が柔軟に変形すること、TABであれば接続端子は配線と共に柔軟な樹脂シート上に形成されていることにより、外力に対して柔軟に変形することで接続部の破壊を防ぐことができたためである。しかしながら、これらの接続方法は、接続端子がLSI端子の4辺にのみ配設せざるを得ず、近年の端子数の増加により端子ピッチの狭ピッチ化に対して十分な対応ができないという課題がある。

【0003】この課題を解決するためのベアチップの表面が保護された薄型小型の半導体装置として、特開平10-242367号公報(従来技術1)に記載されているように、素子形成された半導体チップと、該半導体チップ上に形成された電極パッドと、該電極パッドに接続する柱状電極と、該柱状電極の先端部を露出して半導体チップ上に被着された樹脂層とを有するものが知られている。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来技術1に記載された構造の半導体装置では、柱状電極の周囲を樹脂層で完全に硬化させているため、熱膨張による寸法変化に追随させることができるようにするためには、上記樹脂層を柔らかい樹脂とする必要がある。もし、上記樹脂層における樹脂の選択において、柔らかいという制約から、高温に耐えられるような、エポキシやポリイミドといった樹脂に適当なものではなく、エラストマー、ゴムといった低耐熱性の樹脂となる。この場合、半導体装置をプリント配線板に接続実装する際、ハンダリフローに耐えることは難しいという課題を有することになる。

【0005】本発明の目的は、上記課題を解決すべく、熱膨張率が異なる電子部品を相互に高信頼度で直接接続実装して機能させることができるようにした電子回路を提供することにある。また、本発明の他の目的は、システムLSI等のような大型化されたLSIチップを熱膨張係数が大きく異なるプリント配線板に直接接続実装して小型化および薄型化を図った場合において、LSIチップやはんだボール等の接合部材の部品を破壊することなく接続信頼性を十分確保することができるようにしたLSIチップ実装構造体を提供することにある。また、

本発明の更なる他の目的は、上記LSIチップ実装構造体を実現するために電気めっきを多用することによって製造コストの低減を図った半導体装置の製造方法を提供することにある。

【0006】

【課題を解決するための手段】熱膨張率が異なる電子部品を相互に接続する部位を有する電子回路の作製方法として、はんだボールを用いた方法に加え、最近では導電性樹脂又は導電性接着剤を用いた接続が量産に適用され始めているが、これも樹脂又は接着剤を硬化させるために、加熱を必要とする。このように、接続する際に加熱を行う方法においては、冷却後に部品相互間の熱膨張率の差に起因して接続部に剪断応力が発生する。この熱膨張率の差が大きい場合は剪断力によって接続部が接続直後に破壊されたり、ある程度の時間をかけて破壊が進むことになる。これを避けるためには、何らかの方法で剪断力を低減することが必要であるが、本発明においては、熱膨張率が異なる電子部品の少なくとも一方の接続用の端子を垂直方向に延長することで変形しやすくし、他の構成部分への剪断力の影響を抑制するものである。なお、変形しやすくした部分は破断限界以下の変形に抑制する必要がある。

【0007】このように熱膨張率が異なる電子部品を相互に直接接続実装する構造体、特にはんだ及び加熱接着を用いて直接接続実装する構造体において、部品相互間の熱膨張係数の差に起因する熱応力を、垂直方向に延長した柱状接続端子が変形することで緩和することができる。従って、補助的な部材を用いなくて高い信頼性で接続することが可能となるため、低コスト且つ高信頼性の接続が可能となる。

【0008】即ち、本発明は、表面部分に配設された複数の導電体パターンと該複数の導電体パターンの各々における接続する部位に植設された電子部品相互間の応力を緩和するための複数の柱状接続端子と該柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを被覆する保護膜とを有する第1の電子部品と、該第1の電子部品と熱膨張率が異なる第2の電子部品とを前記柱状接続端子の先端と第2の電子部品の接続する部位との間において接合部材を用いて接続実装して構成したことを特徴とする電子回路である。また、本発明は、表面部分に配設された複数の導電体パターンと該複数の導電体パターンの各々における接続する部位に植設された電子部品相互間の応力を緩和するための複数の柱状接続端子と該柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを被覆する保護膜とを有する第1の電子部品と、該第1の電子部品と熱膨張率が異なる第2の電子部品とを前記柱状接続端子の先端と第2の電子部品の接続する部位との間においてはんだ部材を用いて接続実装して構成したことを特徴とする電子回路である。

【0009】また、本発明は、前記電子回路において、第1の電子部品の柱状接続端子の先端部分に拡散防止用のバリア金属部分を有することを特徴とする。また、本発明は、前記電子回路において、第1の電子部品の柱状接続端子の根本部分に拡散防止用のバリア金属部分を有することを特徴とする。また、本発明は、前記電子回路において、第1の電子部品の柱状接続端子の先端部分にはんだに対して濡れ性のよい接合金属部分を有することを特徴とする。また、本発明は、回路部分に配設された複数の導電体パターン（配線パターンもしくは端子パターン）と該複数の導電体パターンの各々における接続する部位に植設された部品相互間の応力を緩和するための複数の柱状接続端子と該柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを被覆する保護膜とを有するLSIチップ部品と、該LSIチップ部品における柱状接続端子の先端とプリント配線板の接続する部位との間においてはんだ部材等の接合部材を用いて接続実装して構成したことを特徴とするLSIチップ実装構造体である。

【0010】また、本発明は、前記LSIチップ実装構造体において、LSIチップ部品の柱状接続端子の先端部分にはんだ部材等の接合部材拡散防止用のバリア金属部分を有することを特徴とする。また、本発明は、前記LSIチップ実装構造体において、LSIチップ部品の柱状接続端子の根本部分に銅材などの導電体拡散防止用のバリア金属部分を有することを特徴とする。また、本発明は、前記LSIチップ実装構造体において、LSIチップ部品の柱状接続端子の先端部分にはんだ部材等の接合部材に対して濡れ性のよい接合金属部分を有することを特徴とする。また、本発明は、前記LSIチップ実装構造体において、LSIチップ部品の柱状接続端子の主たる部分が銅めっき若しくは金めっきで形成したことを特徴とする。また、本発明は、前記LSIチップ実装構造体において、LSIチップ部品の柱状接続端子は、断面積が $2 \times 10^{-9} \text{m}^2 \sim 1.2 \times 10^{-8} \text{m}^2$ 程度で、長さが $25 \mu\text{m}$ 以上または $60 \mu\text{m}$ 以上であることを特徴とする。また、本発明は、前記LSIチップ実装構造体において、接合部材がPbフリーはんだ部材であることを特徴とする。

【0011】また、本発明は、半導体装置の回路部分上に電気めっき用給電膜を成膜する給電膜成膜工程と、該給電膜成膜工程で成膜された電気めっき用給電膜上に複数の導電体パターンを形成するための第1のレジストパターンを形成する第1のレジストパターン形成工程と、該第1のレジストパターン形成工程で形成された第1のレジストパターンに対して電気めっき用給電膜を用いて電気めっきを施して複数の導電体パターンを配設する導電体配設工程と、該導電体配設工程で配設された複数の導電体パターンの各々における接続する部位に部品相互間の応力を緩和するための複数の柱状接続端子を形成す

るための第2のレジストパターンを形成する第2のレジストパターン形成工程と、該第2のレジストパターン形成工程で形成された第2のレジストパターンに対して前記電気めっき用給電膜を用いて電気めっきを施して複数の柱状接続端子を形成する柱状接続端子形成工程と、その後、前記第2および第1のレジストパターンを除去するレジスト除去工程と、その後、前記電気めっき用給電膜の不要部分を除去する給電除去工程と、その後、柱状接続端子の根本部分を補強するように柱状接続端子の根本部分および前記導電体パターンを絶縁保護膜で被覆する保護膜形成工程とを有することを特徴とする半導体装置の製造方法である。この半導体装置は、半導体基板（ウエハ）の状態であってもよい。

【0012】

【発明の実施の形態】本発明に係るLSIチップをプリント基板（プリント配線板）（実装基板）に直接はんだボール接続して実装するLSIチップ実装構造体の実施の形態について図面を用いて説明する。本発明に係るLSIチップとしては、システムLSIのように 6mm 角以上、特に 10mm 角程度～ 21mm 角程度（最大 25mm 角程度も有りうる。）に大型化される傾向にある。そこで、本発明に係るLSIチップをプリント基板（実装基板）に直接はんだボール接続して実装するLSIチップ実装構造体は、図1に示すように構成される。即ち、大型化されたLSIチップ2の回路部分上の周辺部には、図3（a）や図2に示すように、外部との信号や電源の入出力を行うための多数の露出されたAlやCu等からなる電極（端子）1の群が形成される。これら周辺部に配列された電極1の群のピッチは通常比較的狭いので、プリント基板（実装基板）11に直接はんだボール10で接続することはできない。そこで、大型化されたLSIチップ2の表面（回路部分）を、図3（b）に示すように感光性ポリイミド樹脂を塗布し、該感光性ポリイミド樹脂に対して露光し、現像し、加熱硬化させることにより上記電極1上にスルーホール31を穿設したポリイミドの絶縁層3が形成される。ここで用いる絶縁層3は、誘電率が低いものが好ましく、後の工程で形成する配線（導電体パターン）6と、LSIチップ2の内部に形成された素子とが電氣的に影響することを避けるため、厚い方（ $5 \mu\text{m}$ 程度以上）が望ましい。

【0013】そして、図2に示すようにLSIチップ2の周辺部に配列された多数の電極1の各々から接合部材であるはんだボール10を配列する位置（接続する部位の位置）まで、絶縁層3に穿設されたスルーホール31を介して配線（導電体パターン）6を形成する必要がある。なお、LSIチップ2の最上層に電極（端子）1を形成する際、下層から銅などの配線6を直接引き出してもよい。このようにすることによって、はんだボール10を配列する位置に端子状の銅配線6を有することになる。更に、本発明に係るLSIチップ実装構造体は、大

型化したLSIチップ2をプリント基板(実装基板)11に直接はんだボール10で接続して実装するため、大型化したLSIチップ2と実装基板11との間の異なる熱膨張係数の影響を大きく受けことになる。LSIチップ2の熱膨張率 α_2 は、Si等の基板をベースにしているため、 1.7×10^{-6} 程度で、プリント基板11の熱膨張率 α_1 は、ガラス布を基材とし、エポキシ樹脂やイミド樹脂を含浸して硬化させた絶縁基板から形成されるため、 4×10^{-6} 程度であり、大きく異なることになる。例えば、LSIチップ2の大きさが6mm角以上、

$$X = (\alpha_1 - \alpha_2) (T_1 - T_2) a / 2 \quad \text{(数1)}$$

但し、aは、LSIチップ2の最大寸法(対角線寸法)である。

【0014】そこで、本発明においては、配線6上のはんだボール10を設ける位置に、撓むことが可能な垂直方向に延長した柱状接続端子8(LSIチップ2の大きさが6mm角で、柱状接続端子8が銅めっき材の場合、直径が $50 \mu\text{m} \sim 120 \mu\text{m}$ 程度(断面積で $2 \times 10^{-9} \text{m}^2 \sim 1.2 \times 10^{-8} \text{m}^2$ 程度)で、撓むことのできる長さが $10 \mu\text{m}$ 程度以上 $\sim 33 \mu\text{m}$ 程度以上であり、LSIチップ2の大きさが10mm角で、柱状接続端子8が

$$y = (WL^3) / (3EI)$$

接続端子の形状に依存する弾性2次モーメントIは、接続端子の断面形状が円形の場合には次に示す(数3)式

$$I = (\pi d^4) / 64$$

但し、yは柱状接続端子の先端の変位量(上記歪Xに相当する)、Eは接続端子の材料の弾性係数、Wは接続端子の先端にかけられる許容加重、Lは撓むことのできる柱状接続端子の長さ、dは柱状接続端子の直径とする。なお、本発明に係る構造体では、図1および図5

(b)に示すように、垂直方向に延長した柱状接続端子8の根本部分が絶縁保護膜9で補強されているため、破壊されることはなく、はんだボール10の方が先に破壊されることになる。そのため、許容加重Wとして、直径 $200 \mu\text{m}$ 程度のSn/Ag系のPbフリーはんだを用いた場合はんだボール10の剪断強度である 250g とした。当然、はんだボール10の直径が $200 \mu\text{m}$ よりも小さいものを用いると、許容加重Wが 250g よりも小さくなる。なお、はんだボール10としては、 $200 \mu\text{m} \sim 250 \mu\text{m}$ 程度の径のものが用いられる。また、接続端子8の材料の弾性係数Eは、銅材にした場合、 $1.25 \text{kg}/\text{cm}^2 \times 10^6$ となる。

【0016】以上から、柱状接続端子8の形状は、実装するLSIチップ2の大きさが6mm角の場合2. $2 \mu\text{m}$ 程度の歪Xが発生することから、柱状接続端子8が銅めっき材の場合、直径が $50 \mu\text{m} \sim 120 \mu\text{m}$ 程度(断面積で $2 \times 10^{-9} \text{m}^2 \sim 1.2 \times 10^{-8} \text{m}^2$ 程度)で、撓むことのできる長さが $10 \mu\text{m}$ 程度以上 $\sim 33 \mu\text{m}$ 程度以上となり、特に、実装するLSIチップ2の大きさが10mm角 $\sim 21 \text{mm}$ 角の場合3. $7 \mu\text{m}$ 程度以上の歪

特に10mm角 $\sim 21 \text{mm}$ 角とした場合、室温T2を 20°C 程度、はんだ接続温度を錫/銀系のPbフリーはんだを用いたリフロー温度T1を想定して 250°C 程度とすると、プリント基板11とLSIチップ2の間には、熱膨張率の差に基いて、次に示す(数1)式の関係から、2. $2 \mu\text{m}$ 以上、特に3. $7 \mu\text{m} \sim 7.9 \mu\text{m}$ 程度の歪Xが発生することになる。当然、LSIチップ2の大きさが 25mm 角程度になると、9. $3 \mu\text{m}$ 程度の歪Xが発生することになる。

銅めっき材の場合、直径が $50 \mu\text{m} \sim 120 \mu\text{m}$ 程度(断面積で $2 \times 10^{-9} \text{m}^2 \sim 1.2 \times 10^{-8} \text{m}^2$ 程度)で、撓むことのできる長さが $12 \mu\text{m}$ 程度以上 $\sim 39 \mu\text{m}$ 程度以上である。)を形成することにある。

【0015】即ち、プリント基板11とLSIチップ2との間に熱膨張率の差に基いて発生する歪Xを撓むことによって吸収する柱状接続端子8の形状は、上記接続端子部分を片持ちはりとして、次に示す(数2)式の関係から求めることができる。

$$\text{(数2)}$$

の関係を有することになる。

$$\text{(数3)}$$

Xが発生することから、柱状接続端子8が銅めっき材の場合、直径が $50 \mu\text{m} \sim 120 \mu\text{m}$ 程度(断面積で $2 \times 10^{-9} \text{m}^2 \sim 1.2 \times 10^{-8} \text{m}^2$ 程度)で、撓むことのできる長さが $12 \mu\text{m}$ 程度以上 $\sim 39 \mu\text{m}$ 程度以上必要となる。しかし、後述するように柱状接続端子8の根本部分を補強するために配線パターン6を含めて柱状接続端子8の根本部分を、数 $\mu\text{m} \sim 10 \mu\text{m}$ 程度の厚さの絶縁保護膜9で被覆する関係で、柱状接続端子8が銅めっき材で直径が $50 \mu\text{m}$ の場合、柱状接続端子8の長さとして $25 \mu\text{m}$ 程度以上必要となる。何れにしても、実装するLSIチップ2の大きさが 21mm 角まで対応できるようにするためには、柱状接続端子8が銅めっき材の場合、直径が $100 \mu\text{m}$ 程度で、長さが $50 \mu\text{m}$ 程度以上必要となる。当然、柱状接続端子8として金材にした場合、接続端子8の材料の弾性係数Eは、 $0.81 \text{kg}/\text{cm}^2 \times 10^6$ となってやわらかくなるため、柱状接続端子8の長さを銅材に比べて短くすることが可能となる。

【0017】このように、垂直方向に延長した柱状接続端子8を形成することにより、大型化したLSIチップ2と実装基板11との間に大きな熱膨張の差が生じても上記接続端子8が撓むことによって応力が緩和されて大型化したLSIチップ2、およびはんだボール10等の部品の破壊が防止され、大型化したLSIチップ2をプリント基板(実装基板)11に直接はんだボール10で接続して実装することを可能にすることができる。な

お、配線6の所定箇所(例えば端部)に、直径が $50\mu\text{m}$ ~ $120\mu\text{m}$ 程度の柱状接続端子8を植設する関係で、この所定の箇所には、直径が $60\mu\text{m}$ ~ $130\mu\text{m}$ 程度の配線部分を形成する必要がある。

【0018】そのために、まず、図3(c)に示すように、配線6と応力を緩和するための垂直方向に延長した柱状接続端子8とを電気めっきで形成するための電気めっき用給電膜4を、上記電極1の表面を含めてスルーホール31内および絶縁層3の表面に形成した。この電気めっき用給電膜4は、絶縁層3と接着力があることが必要である。そのため、電気めっき用給電膜4の形成方法としては、スパッタ、蒸着、無電解めっき等が可能である。スパッタ法は、絶縁層3との接着力が良好であり、電極(端子)1との電気的接続性が良好であることより、電気めっき用給電膜4を、絶縁層3の表面側より、クロム膜($0.05\sim 0.1\mu\text{m}$ 程度)、銅膜($0.3\sim 1.0\mu\text{m}$ 程度)の順に、スパッタ法を用いて連続成膜した。

【0019】次に、図3(d)に示すように、配線6を電気めっきで形成するためのレジストパターン5を形成した。次に、図3(e)に示すように、 $10\sim 25\mu\text{m}$ 程度の幅、 $2\sim 20\mu\text{m}$ 程度の厚さを有し、柱状接続端子8を植設する個所に直径が $60\mu\text{m}$ ~ $130\mu\text{m}$ 程度の部分を有する配線6を電気銅めっきを用いて形成した。電気めっき用給電膜4を負極に接続し、対向して銅板を正極に接続し、電気銅めっきを行った。次に、図4(a)に示すように、実装基板11と接続する際に応力を緩和するための垂直方向に延長した柱状接続端子8を電気銅めっきを用いて形成するための直径が $50\mu\text{m}$ ~ $120\mu\text{m}$ 程度で、厚さが $25\mu\text{m}$ 以上~ $50\mu\text{m}$ 以上($70\mu\text{m}$ ~ $100\mu\text{m}$ 程度が最適である。)のレジストパターン7を形成した。このレジストパターン7は、露光、現像によって形成するため、柱状接続端子8を形成するホールとしては直径 $20\mu\text{m}$ 程度以上必要となる。また、大型化したLSIチップ2を柱状接続端子8のみで支えることになるので、強度の面から、柱状接続端子8の直径としては $50\mu\text{m}$ 程度以上が必要となる。

【0020】次に、図4(b)に示すように、上記レジストパターン7の内に、電気銅めっきを用いて、上記銅の配線6に接続される応力を緩和するための垂直方向に延長した柱状接続端子(直径が $50\mu\text{m}$ ~ $120\mu\text{m}$ 程度で、厚さが $25\mu\text{m}$ 以上~ $50\mu\text{m}$ 以上である。($70\mu\text{m}$ ~ $100\mu\text{m}$ 程度が最適である。))8を形成した。電気めっき用給電膜4を負極に接続し、対向して、不溶性電極又は銅板(含リン銅が好ましい)を正極に接続し、電気銅めっきを行った。なお、プリント基板11としてセラミック配線基板を用いる場合には、LSIチップとの間に熱膨張率の差が小さいので、当然垂直方向に延長した接続端子8の長さを短くすることが可能である。

【0021】次に、図4(c)に示すように、レジストパターン5およびレジストパターン7を剥離した。次に、図4(d)に示すように、不要の電気めっき用給電膜4をエッチングで除去した。次に、図5(a)に示すように、柱状接続端子8の根本部分を補強するためと配線パターン6を保護するために数 μm ~ $10\mu\text{m}$ 程度の厚さの絶縁保護膜9を形成した。ここでは、絶縁保護膜9として、感光性樹脂を用い、接続端子部分は、露光、現像工程で除去した。

【0022】特に、絶縁保護膜9は、柱状接続端子8が撓むことが可能なように、柱状接続端子8の根本部分および配線6のみを被覆して構成される。これにより、柱状接続端子8の根本部分および配線6を補強することが可能となり、大型化したLSIチップ2とプリント基板11との間に大きな熱膨張の差が生じて上記接続端子8が撓むことによって応力が緩和されて大型化したLSIチップ2、およびはんだボール10等の部品の破壊が防止され、大型化したLSIチップ2をプリント基板11に直接はんだボール10で接続して実装することを可能にすることができる。以上説明した図3、図4、および図5(a)に示すまでの製造は、多数のLSIチップが配列された半導体基板(半導体ウエハ)の状態で行なってもよい。この場合、半導体装置としては、半導体基板(半導体ウエハ)の状態となる。当然、この場合、LSIチップ2をプリント基板11に接続実装する前に、半導体基板の状態からチップ単位にダイシング装置により切断して分離する必要がある。

【0023】次に、図5(b)に示すように、大型化したLSIチップ2を、プリント基板(実装基板)11に直接、錫/銀系のPbフリーはんだからなるはんだボール10を用いて接続して実装した。例えば、プリント基板11に配列形成された接続する部位であるパッドの群上に多数のはんだボール10の群を整列させて搭載し、必要に応じてフラックスを供給し、その上に大型化したLSIチップ2を搭載し、加熱(はんだリフロー)することにより柱状接続端子8とはんだボール10と接合接続して実装される。このとき、はんだボール10をLSIチップ2にあらかじめ接続したものをプリント基板11に搭載することも可能である。

【0024】以上説明した実施の形態では、柱状接続端子8の断面形状を円形の場合について説明したが、正方形形状にしてもほぼ同様な作用効果を達成することができる。

【0025】また、柱状接続端子8の断面形状を矩形形状にしてもよい。この場合、接続端子の形状に依存する弾性2次モーメントIは、次に示す(数4)式の関係と成り、上記(数3)式の関係から柱状接続端子8の形状、特に長さLが決まることになる。接続端子8の断面形状を矩形形状にした場合、円形の場合に比較して柱状接続端子8の長さLを長くする必要がある。

$$I = (bh^3) / 12$$

但し、 b 、 h は矩形の各辺の長さを示す。また、柱状接続端子8の断面形状を正六角形形状や楕円形形状にしてもよい。これらの場合、接続端子の形状に依存する弾性2次モーメント I は、各々(数5)式、(数6)式の関

$$I = (5\sqrt{3}/16) p^4$$

但し、 p は一辺の長さを示す。

$$I = (\pi m^3 n) / 4$$

但し、 $2m$ が長軸の長さ、 $2n$ が短軸の長さを示す。何れにしても、接続端子8の断面形状を矩形形状や楕円形形状にした場合方向性を有することから、図6に示すように、大型化したLSIチップ2の寸法に合わせて X 、 Y の2軸方向の歪 X を均等に撓んで吸収できるように、接続端子8を配列すればよい。また、上記接続端子8としては、電気めっき用給電膜4を負極に接続し、対向して、不溶性電極を正極に接続し、電気金めっきを行って、上記レジストパターン7の内に、上記銅の配線6に接続される応力を緩和するための垂直方向に延長した柱状接続端子(直径が $50\mu\text{m}$ ～ $120\mu\text{m}$ 程度で、長さが $60\mu\text{m}$ ～ $90\mu\text{m}$ 程度である。)8を金めっきで形成してもよい。しかし、接続端子8を金めっきで形成すると非常に高価なものとなる。

【0027】そこで、図7に示すように、銅配線と接する部分を電気めっきにより、嵩上げ金属61を用いて嵩上げし、金めっきの長さを短くして金の消費量を減少させる構造としたものである。電気めっきによる嵩上げ金属61に用いる金属は、配線6と同等の金属としても良いが、垂直方向に延長した接続端子8と配線6が図7

(b)に示すように、はんだボール10を介して、実装基板11と接続する際に、拡散してしまうことを防ぐため、垂直方向に延長した柱状接続端子8と配線6のバリアメタルとなるような材料とすることも可能である。一例を挙げると、配線6に電気銅めっき、柱状接続端子8に電気金めっき、電気めっきによる嵩上げ金属61として、電気ニッケルを用いることが可能である。ここで、嵩上げ金属61の形成方法として、場合によっては、無電解めっきを用いることも可能である。そして、その後、上記実施の形態と同様に、レジストパターン7、レジストパターン5、電気めっき用給電膜4を剥離し、応力を緩和するための柱状接続端子8を補強するための絶縁保護膜9を形成した。

【0028】図8に示す実施の形態は、垂直方向に延長した接続端子8を介して実装基板11と接続した際に、はんだボール10が垂直方向に延長した接続端子8と拡散することを防止する実装構造体である。即ち、垂直方向に延長した接続端子8を形成した後、レジストパターン7を剥離することなく、続けて、電気めっきにより、拡散防止用のはんだバリア12を形成したものである。材料の一例を挙げると、配線6に電気銅めっき、垂直方向に延長した接続端子8に電気金めっきまたは電気銅め

(数4)

係を有し、上記(数3)式の関係から柱状接続端子8の形状、特に長さ L が決まることになる。

【0026】

(数5)

(数6)

つき、はんだバリア12に、電気ニッケルを用いることが可能である。ここで、はんだバリア12の形成方法として、場合によっては、無電解めっきを用いることも可能である。そして、その後、上記実施の形態と同様に、レジストパターン7、レジストパターン5、電気めっき用給電膜4を剥離し、応力を緩和するための柱状接続端子8の根本部分を補強するための絶縁保護膜9を形成すればよい。また、上記はんだバリア12が、実装基板11と接続する際に介するはんだボール10に対する濡れ性が悪い場合には、図9および図10に示すように、金等の接合金属81を形成すればよい。この接合金属81の形成方法としては、場合によっては、無電解めっきを用いることが出来る。そして、その後、レジストパターン7、レジストパターン5、電気めっき用給電膜4を剥離し、応力を緩和するための柱状接続端子8の根本部分を補強するための絶縁保護膜9を形成すればよい。

【0029】

【発明の効果】本発明によれば、熱膨張率が異なる電子部品を相互に高信頼度で直接接続実装した電子回路を実現することができる効果を奏する。また、本発明によれば、システムLSI等のような大型化されたLSIチップを熱膨張係数が大きく異なるプリント配線板に直接接続実装して小型化および薄型化を図った場合において、LSIチップやはんだボール等の接合部材の部品を破壊することなく接続信頼性を十分に確保したLSIチップ実装構造体を実現することができる効果を奏する。特に、薄型化を図ったことにより、接続距離を短くすることができ、その結果、今後のLSIの高速駆動に対しても十分対応することが可能となる。また、本発明によれば、上記LSIチップ実装構造体を実現するために電気めっきを多用することによって製造コストの低減を図ることが可能となった。

【図面の簡単な説明】

【図1】本発明に係る電子回路、即ちLSIチップ実装構造体の基本構成を示す部分断面正面図である。

【図2】本発明に係るLSIチップとはんだボールの配列関係を示した模式図である。

【図3】本発明に係る電子回路、即ちLSIチップ実装構造体を製造する基本プロセスの前の部分を説明するための図である。

【図4】本発明に係る電子回路、即ちLSIチップ実装構造体を製造する基本プロセスの中間の部分を説明する

ための図である。

【図 5】本発明に係る電子回路、即ち L S I チップ実装構造体を製造する基本プロセスの後の部分を説明するための図である。

【図 6】柱状接続端子の断面を矩形形状にした場合の柱状接続端子の配列方法を示す図である。

【図 7】本発明に係る L S I チップおよび電子回路、即ち L S I チップ実装構造体の他の実施の形態を示す部分断面正面図である。

【図 8】本発明に係る L S I チップおよび電子回路、即ち L S I チップ実装構造体の更に他の実施の形態を示す部分断面正面図である。

【図 9】本発明に係る L S I チップの更に他の実施の形態を示す部分断面正面図である。

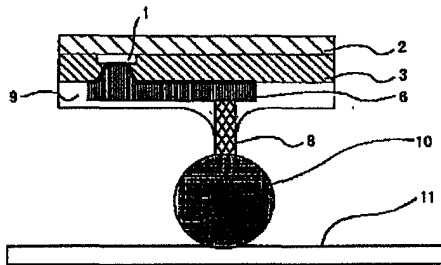
【図 10】本発明に係る L S I チップの更に他の実施の形態を示す部分断面正面図である。

【符号の説明】

1…電極（端子）、2…L S I チップ、3…絶縁層、4…電気めっき用給電膜、5…レジストパターン、6…配線、7…レジストパターン、8…柱状接続端子、9…絶縁保護膜、10…はんだボール、11…プリント基板（実装基板）、12…はんだバリア、13…嵩上げ金属、61…嵩上げ金属、81…接合金属。

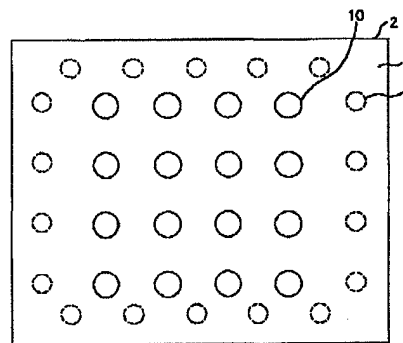
【図 1】

図 1



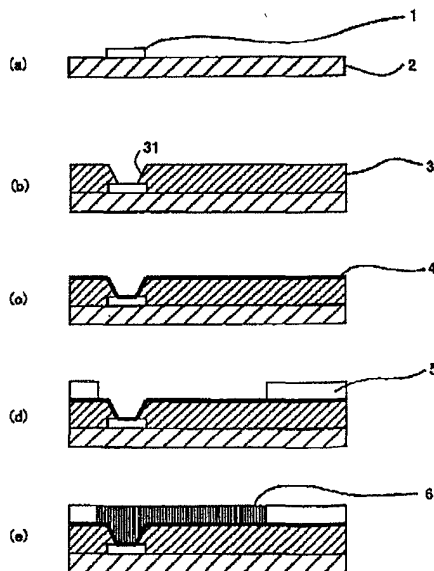
【図 2】

図 2



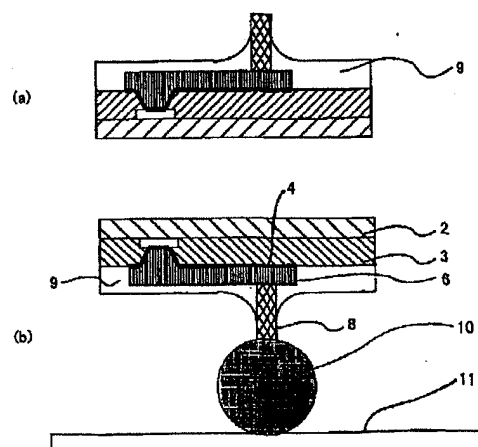
【図 3】

図 3



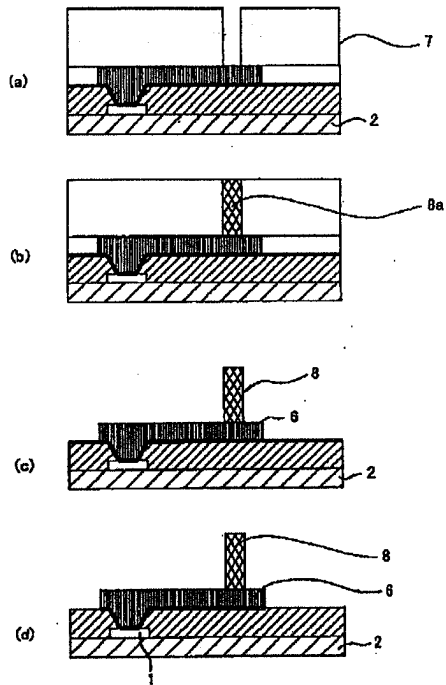
【図 5】

図 5



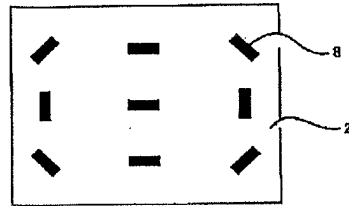
【図4】

図 4



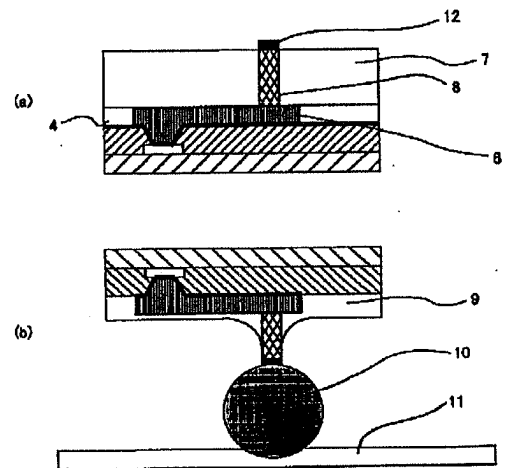
【図6】

図 6



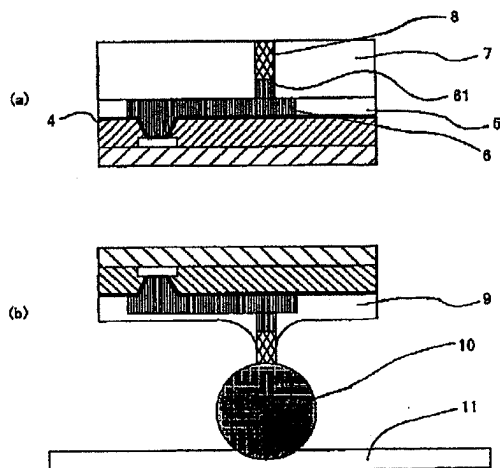
【図8】

図 8



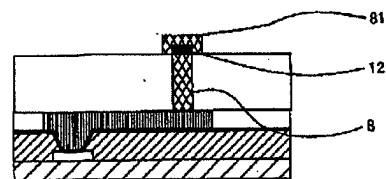
【図7】

図 7



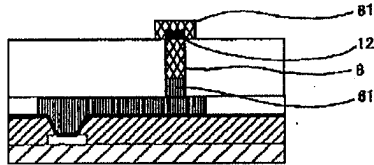
【図9】

図 9



【図10】

図 10



フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

タームコード (参考)

H 0 1 L 21/92

6 0 4 S

(72) 発明者 伊藤 光子
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所生産技術研究所内

(72) 発明者 成塚 康則
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所生産技術研究所内

(72) 発明者 杉山 寿
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所生産技術研究所内

(72) 発明者 水島 明子
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所生産技術研究所内

(72) 発明者 宝蔵寺 裕之
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所生産技術研究所内

(72) 発明者 吉沢 千絵
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所生産技術研究所内

Fターム (参考) 5E319 AA03 AB05 CC33 GG11
 5F044 KK02 LL01 QQ02 QQ03 QQ04